

Japanese Patent Application Laid-Open Number

Japanese Laid-Open Patent Publication No. H6-21304

[Title of the Invention] LEAD FRAME AND METHOD OF MANUFACTURING  
A SEMICONDUCTOR DEVICE

[Abstract]

[Constitution] In a lead frame comprising inner leads which are located at the periphery of a substantially square die pad, on which an integrated circuit chip is to be mounted, and have their one ends directed toward the die pad, half etching is provided in the vicinity of the wire stitch bond of the inner lead (a second bonding point at the inner lead terminal).

[Effect] The adhesiveness between the inner leads and resin can be increased, and at the same time, the occurrence of failures, such as lead movement and wire cut, is prevented.

[Claims]

[claim 1] A lead frame comprising a substantially square die pad on which an integrated circuit chip is to be mounted and inner leads which are located at the periphery of the die pad and have their one ends directed toward the die pad, wherein half etching is provided in the vicinity of a stitch bond of the inner lead.

[claim 2] A method of manufacturing a semiconductor device, using the lead frame of claim 1.

[Detailed Description of the Invention]

[0001]

[Industrial Field of Utilization] The present invention relates to a lead frame for use in the outer lead attachment assembly of a resin molded type semiconductor device and particularly to the shape of half etching in the lead frame.

[0002]

[Prior Art] In a semiconductor device using a conventional lead frame, the wire bonding step of connecting the wire stitch bonds of the inner leads 3 of the lead frame (second bonding points at inner lead terminals) to the pad portions of an integrated circuit chip 5 by conductive wires 6, as shown in Fig. 4, is one of the steps of assembling the semiconductor device. The surface roughness of the inner leads 3 of the lead frame remains the same as that of the material of the member, such as 42 Alloy or Cu.

[0003]

[Problems That the Invention is to Solve] In the above method using conventional technique, however, since the plane of the inner lead 3 portion of the lead frame is flat as shown in Fig. 4, the adhesiveness between the inner leads 3 and resin worsens when the inner leads 3 are sealed with the resin, and therefore, package cracks occur during the soldering of the package. As a result, when the resin thermally shrinks in the direction of an arrow 7 as shown in Fig. 4, the inner lead 3 moves in the

opposite direction (an arrow 8), so that problems that the inner leads 3 move, that the wires 6 bonded to the tip ends of the inner leads 3 are cut, and the like occur. Accordingly, a lead frame for solving the above problems is provided.

[0004]

[Means of Solving the Problems] The lead frame of the present invention comprises inner leads which are located at the periphery of a substantially square die pad, on which an integrated circuit chip is to be mounted, and have their one ends directed toward the die pad, wherein half etching is provided in the vicinity of the stitch bond of the inner lead.

[0005]

[Embodiments] An embodiment of the present invention is described below with reference to Fig. 1. Fig. 1 is a cross-sectional view of a die pad portion and an inner lead tip end portion, showing an embodiment of the present invention. A substantially square die pad 1 for mounting an integrated circuit chip 5 is supported at its four corners by die pad-suspending leads. Pads on the integrated circuit chip 5 are bonded to the tip ends of inner leads 3 by wires 6 so that the inner leads 3 perform the input and output of signals to the chip 5.

[0006] A laterally-elongated half-etching portion 2 is provided in the vicinity of the wire stitch bond of the inner lead 3.

[0007] Fig. 2 is a plan view showing another embodiment of the present invention.

[0008] In Fig. 2, a longitudinally-elongated half-etching portion 4 is provided in the vicinity of the wire stitch bond of the inner lead 3.

[0009] In the present invention, the half etching of the same shape and having the same distance from an inner lead tip end is described, however, the half etching may be of different shapes and have different distances from inner lead tip ends.

[0010] The half etching portions 2 and 4 in Figs. 1 and 2 as described above are shown as being provided at a surface of the lead frame.

[0011] Fig. 3 is a cross-sectional view of a die pad portion and an inner lead tip end portion, showing another embodiment of the present invention.

[0012] In Fig. 3 (a), a half etching portion 9 is provided in the vicinity of the wire stitch bond of the inner lead 3 at its back surface.

[0013] In Fig. 3 (b), a half etching portion 10 is provided in the vicinity of the wire stitch bond of the inner lead 3 at both surfaces.

[0014] In Fig. 3 (c), a plurality of half etching portions 11 are provided in the vicinity of the wire stitch bond of the inner lead 3 at its surface or back surface or both surfaces.

[0015] Heretofore, since the inner leads are flat in the vicinity of the wire stitch bonds, the adhesiveness between the inner leads and resin worsens. In the present invention, however, the half etching portions as described above are provided, so that the adhesiveness between the inner leads and resin can be increased when the inner leads are sealed with the resin.

[0016]

[Effect of the Invention] As described above, in the present invention, the half etching portions are provided in the vicinity of the wire stitch bonds of the inner leads, so that the adhesiveness between the inner leads and resin can be increased, and at the same time, the occurrence of failures, such as lead movement and wire cut, is prevented.

[Brief Explanation of the Drawings]

[Fig. 1] a cross-sectional view showing an embodiment of the present invention

[Fig. 2] a plan view showing another embodiment of the present invention

[Fig. 3] (a) a cross-sectional view showing another embodiment of the present invention

(b) a cross-sectional view showing another embodiment of the present invention

(c) a cross-sectional view showing another embodiment of the present invention

[Fig. 4] a cross-sectional view showing prior art

[Explanation of References]

- 1: die pad portion
- 2, 4: half etching portion
- 3: inner lead tip end portion
- 5: integrated circuit chip
- 6: wire
- 7: shrinkage direction of inner lead
- 8: shrinkage direction of resin
- 9: half etching portion
- 10: half etching portion
- 11: half etching portion

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-21304

(43)公開日 平成6年(1994)1月28日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 23/50

識別記号

庁内整理番号

H 9272-4M

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 3 頁)

(21)出願番号 特願平4-177885

(22)出願日 平成4年(1992)7月6日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 中山 浩久

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

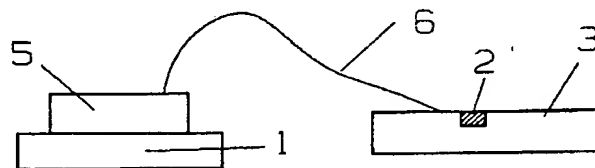
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 リードフレーム及び半導体装置の製造方法

(57)【要約】

【構成】集積回路チップを搭載する略四角形のダイパッドの集縁に配置され、一端をダイパッドに向けたインナーリードによって構成されるリードフレームにおいて、インナーリードのワイヤステッチボンド(内部リード端子におけるセカンドボンディング点)近傍にハーフエッチングを設ける。

【効果】インナーリードと樹脂との密着性を高めることができ、それと同時に、リードの移動、ワイヤ切れといった不良発生を防止する。



## 1

## 【特許請求の範囲】

【請求項1】 集積回路チップを搭載する略四角形のダイパッドと、前記ダイパッドの集積に配置され、一端をダイパッドに向けたインナーリードによって構成されるリードフレームにおいて、前記インナーリードのステッチボンド近傍にハーフエッチングを設けたことを特徴とするリードフレーム。

【請求項2】 請求項1記載のリードフレームを用いたことを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は樹脂封止型の半導体装置の外部リード付け組立に使用されるリードフレーム、特にリードフレームのハーフエッチングの形状に関する。

## 【0002】

【従来の技術】 従来のリードフレームを用いた半導体装置は図4に示すように導電性ワイヤ6によりリードフレームのインナーリード3のワイヤステッチボンド（内部リード端子においてのセカンドボンディング点）と集積回路チップ5のパッド部とを接続するワイヤボンディング工程は半導体装置の組立工程の1つである。リードフレームのインナーリード3の表面粗さは部材である42 AlloyやCuの素材としての表面粗さのままであった。

## 【0003】

【発明が解決しようとする課題】 しかし、前述の従来の技術を用いた方法では、図4に示すようにリードフレームのインナーリード3部平面が平坦であるためにインナーリード3を樹脂で封止したとき、インナーリード3と樹脂との密着性が悪くなりパッケージのハンダ時にパッケージクラックが発生した。そのため樹脂が図4に示したように矢印7の方向に熱収縮されたとき、インナーリード3は相対方向（矢印8の）に動き、インナーリード3が移動したり、インナーリード3先端にボンディングされたワイヤ6が切れるなどという問題が生じた。したがって以上の課題を克服するためのリードフレームを提供するところにある。

## 【0004】

【課題を解決するための手段】 本発明のリードフレームは、集積回路チップを搭載する略四角形のダイパッドの集積に配置され、一端をダイパッドに向けたインナーリードによって構成されるリードフレームにおいて、前記インナーリードステッチボンド近傍にハーフエッチングを設けることを特徴とする。

## 【0005】

【実施例】 以下、本発明の実施例を図1により説明する。図1は、本発明の実施例を示すダイパッド部および、インナーリード先端部の断面図である。集積回路チップ5を搭載するための略四角形のダイパッド1は、その四隅においてダイパッド吊りリードによって支持され

## 2

ている。インナーリード3は集積回路チップ5上のパッドとインナーリード3先端をワイヤ6でボンディングすることによってチップ5への信号の入出力を行なっている。

【0006】 インナーリード3のワイヤステッチボンド近傍には横に細長いハーフエッチング部2が設けられている。

【0007】 図2もまた本発明の他の実施例を示す平面図である。

10 【0008】 図2にあるのはインナーリード3のワイヤステッチボンド近傍に設けられた、縦に細長いハーフエッチング部4である。

【0009】 本発明ではハーフエッチングは同形状のものと、インナーリード先端からの距離も等しいもので説明したがこれは異形状でインナーリード先端からの距離も異なっても良い。

【0010】 前記に示した、図1、図2にあるハーフエッチング部2、4はリードフレームの表面に設けたものを示した図である。

20 【0011】 図3は本発明の他の実施例を示すダイパッド部およびインナーリード先端部の断面図である。

【0012】 図3（a）はインナーリード3のワイヤステッチボンド近傍の裏面にハーフエッチング部9を設けたものである。

【0013】 図3（b）はインナーリード3のワイヤステッチボンド近傍の両面にハーフエッチング部10を設けたものである。

30 【0014】 図3（c）はインナーリード3のワイヤステッチボンド近傍の表面、もしくは裏面、あるいは両面に複数のハーフエッチング部11を設けたものである。

【0015】 今まで、インナーリードのワイヤステッチボンド近傍が平坦であるためにインナーリードと樹脂との密着性が悪くなっていた。しかし本発明は、前記に示したハーフエッチング部を設けることによりインナーリードを樹脂で封止した時インナーリードと樹脂との密着性を高めることができた。

## 【0016】

【発明の効果】 以上述べたように、本発明において、インナーリードのワイヤステッチボンド近傍にハーフエッチング部を設けることによりインナーリードと樹脂との密着性を高めることができ、それと同時に、リードの移動、ワイヤ切れといった不良発生を防止するという優れた効果を有する。

## 【図面の簡単な説明】

【図1】 本発明の一実施例を示す断面図。

【図2】 本発明の他の実施例を示す平面図。

【図3】 （a）本発明の他の実施例を示す断面図。

（b）本発明の他の実施例を示す断面図。

（c）本発明の他の実施例を示す断面図。

50 【図4】 従来の技術を示す断面図。



3

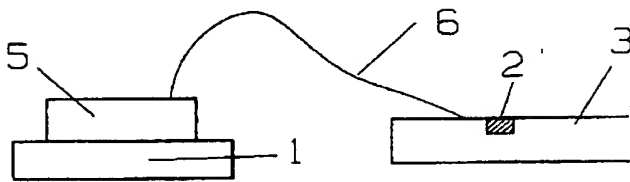
4

## 【符号の説明】

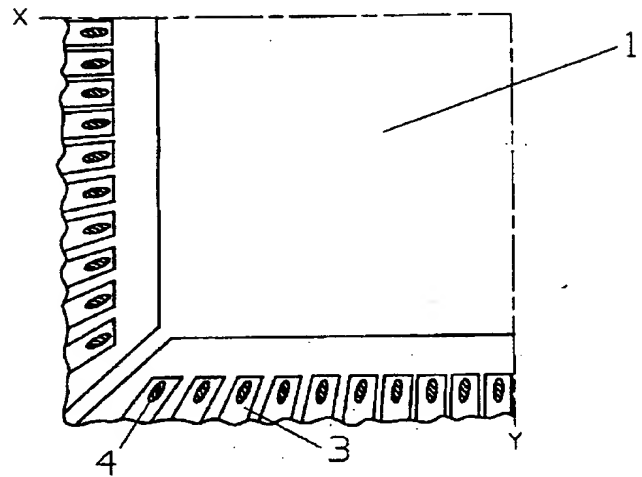
- 1 ……ダイパッド部  
2、4 ……ハーフエッチング部  
3 ……インナーリード先端部  
5 ……集積回路チップ  
6 ……ワイヤ

- 7 ……インナーリードの収縮方向  
8 ……樹脂の収縮方向  
9 ……ハーフエッチング部  
10 ……ハーフエッチング部  
11 ……ハーフエッチング部

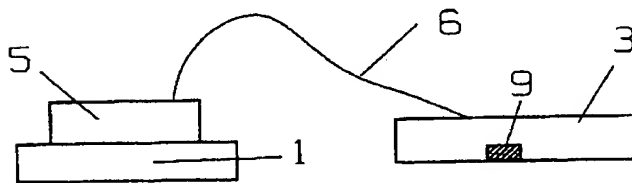
【図1】



【図2】

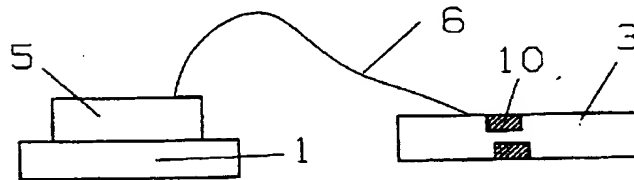
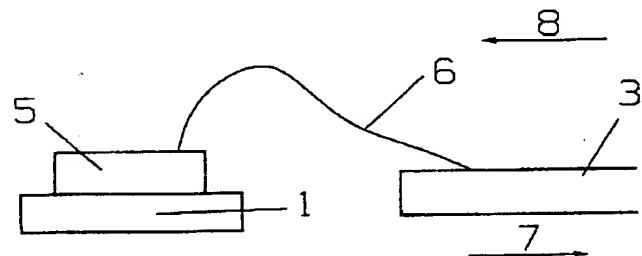


【図3】

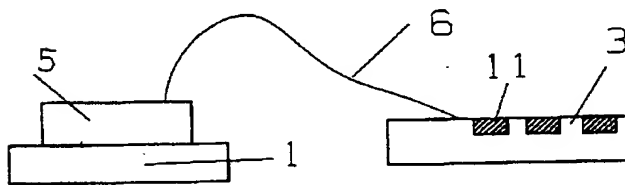


(a)

【図4】



(b)



(c)